

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-246351

(43) 公開日 平成7年(1995)9月26日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
B 0 4 B 9/10				
H 0 2 P 7/63	3 0 2 R			

審査請求 未請求 請求項の数 2 O L (全 17 頁)

(21) 出願番号 特願平6-38474

(22) 出願日 平成6年(1994)3月9日

(71) 出願人 000005094

日立工機株式会社

東京都千代田区大手町二丁目6番2号

(72) 発明者 稲庭 雅裕

茨城県勝田市武田1060番地 日立工機株式会社内

(72) 発明者 城戸 伸治

茨城県勝田市武田1060番地 日立工機株式会社内

(72) 発明者 藤巻 貴弘

茨城県勝田市武田1060番地 日立工機株式会社内

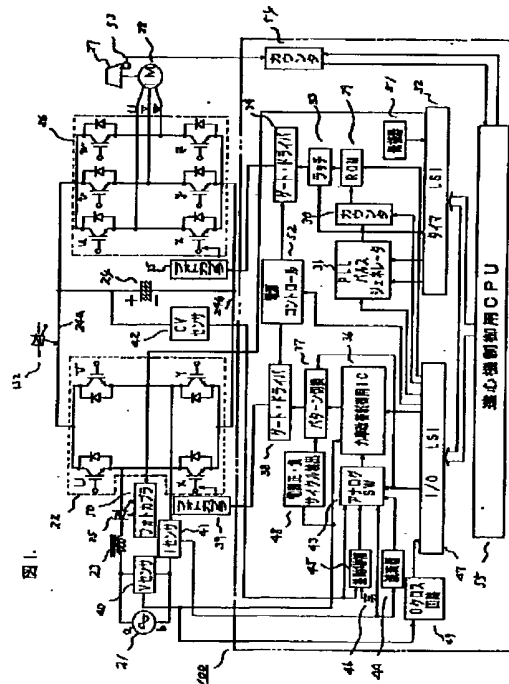
最終頁に続く

(54) 【発明の名称】 遠心機用モータの制御装置

(57) 【要約】

【目的】 本発明は、遠心分離用ロータを駆動するモータの制御装置に関するものであり、モータの力行・電源回生運転に際し、電源から給電或いは戻す電流を高力率でかつ高調波電流を低減させた電流波形とすることを目的としている。

【構成】 交流側はリアクトル23を介して交流電源21に接続され、直流側は平滑用コンデンサ24に接続される電源用双方向電力変換器22と、交流側はモータ28に接続され直流側は平滑用コンデンサ24に接続される双方向電力変換器26とを設け、制御手段100で2つの電力変換器を制御する。



【特許請求の範囲】

【請求項1】 交流側はリアクトルを介して交流電源に接続され、直流側は平滑用コンデンサに接続される還流整流回路に、該還流整流回路を構成する夫々整流素子に逆方向並列にスイッチング素子を接続した電源用双方向電力変換器と、交流側は誘導モータ等のモータに接続され、直流側は前記平滑用コンデンサに接続される還流整流回路に、該還流整流回路を構成する夫々整流素子に逆方向並列にスイッチング素子を接続したモータ用双方向電力変換器を備えたモータの駆動制御装置に於て、前記電源用双方向電力変換器は交流電源に系統連係し、前記モータ用双方向電力変換器が動作して前記モータが力行時は、前記電源用双方向変換器のスイッチング素子がON・OFFし高調波電流含有量が低下するよう昇圧コンバータとして動作し順方向運転になり、前記モータ用双方向電力変換器が動作して前記モータが回生時は前記電源用双方向電力変換器のスイッチング素子がON・OFFし、高調波電流含有量が低下するよう降圧コンバータとして動作し逆方向運転になるように前記スイッチング素子のオンオフ制御パターンを切換える制御手段を設けたことを特徴とする遠心機用モータの制御装置。

【請求項2】 請求項1に於て、前記リアクトルと前記平滑用コンデンサの間に交流位相制御素子等のスイッチング素子を設け、前記制御手段は、前記モータが起動時或いは直流制動時に、前記平滑用コンデンサの充電電圧を調節することを特徴とする遠心機用モータの制御装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、遠心分離用ロータを駆動するモータの制御装置に於て、特に遠心機の急加速・減速時に電源を通過する電流の高調波成分を抑制し、電流波形歪み・力率を改善した制御装置に関するものである。

【0002】

【従来の技術】 従来の遠心機用モータの制御装置は、図17に示すように、交流電源1に力行用サイリスタブリッジ2及び回生用サイリスタブリッジ3の2組のサイリスタブリッジをそれぞれ交流側と直流側が逆方向の接続になるよう組み合わせ、電源用双方向電力変換機能をもたせ、モータ4駆動のためのインバータ回路5とこれらの回路の間に電源電流の力率改善用チョークコイル6及び平滑用コンデンサ7を接続して主回路を構成し、遠心機制御用CPU8からコントロール信号として夫々力行用サイリスタブリッジ2、回生用サイリスタブリッジ3のゲート郡2G、3Gには、ゲートパルス遅延用タイマLSI9、10を経てドライバ11、12、パルストランス回路13、14を介してゲート点弧信号が供給され、インバータ回路5のトランジスタにはタイマLSI15の発振出力がトランジスタのオン・オフパターン発

生論理回路(PLD)16に与えられ、この信号の出力がベースドライバ17で増幅され、トランジスタのベース電流となり供給され、遠心機制御用CPU8には、交流電源1の電圧を検出するVセンサ18の信号を入力する0クロス回路19により基準位相信号として与えられている。遠心機制御用CPU8は、モータ4がロータ20を加速・整定する際には、モータ4のV/f制御のために力行用サイリスタブリッジ2を位相制御し、平滑用コンデンサ7の充電電圧が調節されるPAM制御を行い、モータ4がロータ20を減速・停止する際には、モータ4で発電された電気エネルギーを交流電源1に回生するために回生用サイリスタブリッジ3を位相制御し、平滑用コンデンサ7の充電電荷を交流電源1に放電する回生制御を行なっている。

【0003】

【発明が解決しようとする課題】 従って従来のこの種の遠心機用モータの制御装置は、慣性モーメントが大きいロータを加速する場合、V/f制御のために長時間に渡り力行用サイリスタブリッジが位相制御により平滑用コンデンサの充電電圧を調節するPAM制御を行なうため、力率が低くしかも大きな高調波成分を含んだ電源電流が流れる。この大きな高調波電流によって電源の電圧波形に歪みが生じるが、遠心機が稼動する環境には周囲に分析装置等の精密電気機器があり、これらの機器に悪い影響を及ぼすという恐れがあった。また力率の低い電源電流は、電源の給電容量に制限がある場合に、例えば遠心機内の温度制御装置、真空ポンプ、デヒュージョンポンプ等の補機の動作をロータの加速中に一時停止させるか、補機駆動用電源電力の確保のため、ロータの加速を緩めるなどの不都合を生み、遠心機本来の性能が十分に発揮できないという欠点があった。同様に、ロータを減速する際にも、回生用サイリスタブリッジから高調波電流が電源に戻されるために他の機器へ電氣的な悪影響を与えるという問題があった。

【0004】 本発明は、上記した従来技術の欠点を解消するためになされたものであり、その目的は、慣性モーメントが大きいロータの加速・減速の際、電源電流を高力率でかつ高調波成分を大幅に低減させた電流とした遠心機用モータの制御装置を提供することにある。

【0005】

【課題を解決するための手段】 上記目的は、交流側はリアクトルを介して交流電源に接続され、直流側は平滑用コンデンサに接続される電源用双方向電力変換回路と、交流側はロータ駆動用誘導モータに接続され、直流側は上記平滑用コンデンサに接続されるモータ用双方向電力変換器と、上記電源用双方向電力変換回路及びモータ用双方向電力変換器のスイッチング素子を制御する制御装置を設け、更に上記構成のリアクトルと平滑コンデンサの間に交流位相制御素子を設けることにより達成される。

【0006】

【作用】上記のように構成された遠心機用モータの制御装置は、ロータを加速するための誘導モータが力行運転する場合は、電源用双方向電力変換回路は制御装置の動作により、交流電源に系統連係し交流電源の電圧波形に相似な電流が流れるよう昇圧コンバータとして動作し平滑コンデンサを一定の電圧に充電する順方向運転を行ない、モータ用双方向電力変換回路はパルス幅制御により誘導モータに正のすべり周波数を与えると共に回転数に対応して V/f 制御し、一方ロータを減速するため誘導モータが回生運転する場合は、モータ用双方向電力変換回路はパルス幅制御により誘導モータに負のすべり周波数を与えると共に回転数に対応した V/f 制御を行ない平滑コンデンサに回生電力を充電し、この時電源用双方向電力変換回路は交流電流に系統連係し交流電源の電圧波形に相似な電流が流れるよう降圧コンバータとして逆方向運転を行ない、平滑コンデンサの充電電圧の上昇が一定となるように保持するよう動作する。

【0007】また、誘導モータの力行運転開始にあたり、ロータを停止状態から滑らかに加速させるため、交流位相制御素子は平滑コンデンサの充電電圧を調節し、この時は電源用双方向電力変換回路は順方向運転であるが整流回路として動作し、モータ用双方向電力変換回路のパルス幅制御に加えてPAM制御を行なう。更に、誘導モータの減速運転の終了段階に於て、ロータを滑らかに減速停止させるため、同様にして交流位相制御素子は平滑コンデンサの充電電圧を調整し、この時は電源用双方向電力変換回路は順方向運転であるが整流回路として動作し、モータ用双方向電力変換回路は直流制動のパルスパターンを誘導モータに印加するように動作する。

【0008】

【実施例】本発明の具体的実施例を以下図面に就き詳細に説明する。

【0009】本発明の具体的実施例となる図1に示すブロック図に於て、21は交流電源、22は交流側はリアクトル23を介して交流電源21に接続され、直流側は平滑用コンデンサ24に接続される還流整流回路に、該還流整流回路を構成する夫々の整流素子に逆方向並列にバイポーラトランジスタ、IGBT、FET等のスイッチング素子を接続した電源用双方向電力変換器であり、25はリアクトル23と平滑用コンデンサ24の間に介して接続された平滑用コンデンサの充電電圧を位相制御により調節するトライアック、サイリスタ等の交流位相制御素子となるスイッチング素子であり、26は交流側は誘導モータ等の遠心分離用ロータ27を駆動するモータ28に接続され直流側は平滑用コンデンサ24に接続される還流整流回路に、該還流整流回路を構成する夫々の整流素子に電源用双方向電力変換器22と同様の種類のスイッチング素子を接続したモータ用双方向電力変換器である。

【0010】モータ用双方向電力変換器26のスイッチング素子のpwmインバータコントロールに於て、29は上記スイッチング素子のON・OFFのパルスパターンを記憶しているROMであり、ROM29にデータ出力ラインの出力データ「1」、「0」の論理値がパルスパターンとなっており、これらのデータはこのアドレスラインに接続されたカウンタ30の出力により逐次読み出され、カウンタ30のクロックは、PLLパルスジェネレータ31のクロック出力により印加されるようになっており、タイマLSI32によりPLLパルスジェネレータ31のクロック出力周波数が制御される。33はROM29から読み出されるデータの時間不揃いを防止し同期をかけるラッチであり、34はラッチ33の出力論理に対応してフォトカプラ35をドライブするゲート・ドライバであり、フォトカプラの信号出力によりモータ用双方向電力変換器26の6コのスイッチング素子のオン・オフが制御される。平滑用コンデンサ24の陽極性のラインを24a、陰極側のラインを24bで示す。電源用双方向電力変換器22のスイッチング素子のコントロールに於て36は力率改善制御用ICであり、このICのパルス幅制御出力は、パターン切換器37を介してゲート・ドライバ38で増幅されフォトカプラ39をドライブする。フォトカプラ39の信号出力により、電源用双方向電力変換器22の4コのスイッチング素子のオン・オフが制御される。力率改善制御用IC36は、電源用双方向電力変換器22がリアクトル23と共同して交流電源21の電圧波形に相似な高調波電流含有量が低い電流で、モータ28が力行中に平滑用コンデンサ24を一定の電圧に充電する昇圧コンバータとなる順方向運転及び、モータ28が回生中に平滑用コンデンサ24を放電し一定の電圧に保つ降圧コンバータとなる逆方向運転が行なえるよう絶縁トランス等によるVセンサ40により電源電圧波形を、ホールカレントセンサ等によるIセンサ41により電源電流波形を、更に、例えばフォトカプラ等で絶縁されたV-F、F-Vコンバータの組合わせによるCVセンサ42により平滑用コンデンサ24の充電電圧信号がセンサ入力信号として入力されるようになっている。43はアナログスイッチであり、電源用双方向電力変換器22の上記の順方向運転、逆方向運転が力率改善制御用ICの同一の制御作用により行なえるよう、Iセンサ41の信号出力は、減衰機44により信号の大きさの切換選択ができ、CVセンサ42の信号出力は差動増幅機45により基準電圧源46を基準にした引算信号との切換選択が可能となるように設けられており、I/O LSI47の信号出力により、パターン切換器37と連動して切換が行なわれる。

【0011】48は交流電源21の正・負のサイクル状態を検出し論理信号をパターン切換器37に出力する電源の正・負サイクル検出器であり、49はその信号出力をI/O LSI47に出力する交流位相制御素子25の

位相制御のため、交流電源21の0クロス信号を出力する0クロス回路であり、51はその信号出力をタイマLSI32に出力するPLLパルスジェネレータ31等の基準クロック源となる発振器である。交流位相制御素子25は、フォトカプラ50を介してタイマLSI32の信号出力によって制御される。電源コントロール回路52は、ゲート・ドライバ34、38にドライブ電力を供給する回路であり、双方向電力変換器22、26の過電流、アーム短絡等の異常発生時、或いは交流電源21の電源投入後制御装置全体の動作準備が完了するまで、また、その他運転中のコントロール状態の切替時に双方向電力変換器22、26のスイッチング素子にオン信号が加えられるのを防止するために設けてある。

【0012】53はロータ27の回転数を検知する回転センサ、54はロータ27の回転数を計測するためのカウンタ回路であり、55はタイマLSI32、I/OLSI47、カウンタ回路54を制御する遠心機制御用CPUである。双方向電力変換器22、26のスイッチング素子のオン・オフ制御を行なう制御手段を100で示す。

【0013】なお、上述の如くVセンサ40、Iセンサ41、CVセンサ42、フォトカプラ35、39、50の絶縁信号伝達手段により、電力回路となる双方向電力変換器22、26と制御手段100の間には基準電の絶縁が図られており、交流位相制御素子25或いは双方向電力変換器22、26内のスイッチング素子の高速スイッチング動作に伴い発生するノイズにより制御手段100が誤動作等の影響を受けるのを防止している。更に、交流電源21に接続される他の機器に悪影響を与えるのを防止するため、本発明の部分的な他の実施例を示す。図2に於て、図1と同一の機能の部分には同一の番号が符してあり、交流電源1にこれらのノイズが伝達されるのを防止するため、リアクトル23を交流電源21の両ラインに設け、また、コモンモードチョークコイルの低周波用フィルタ56、同じく高周波用フィルタ57と共通接続端を接地60に接続されたコモンモードノイズバイパス用コンデンサ58a、58bとノルマルモードノイズバイパス用コンデンサ59a、59bを用いてもよい。87は直列に接続された抵抗器、コンデンサから成る交流位相制御素子のスナバ回路である。

【0014】続いて本発明の動作について、図3～図15を参照して説明する。なお図3～図15に於ては、図1と同一の機能の部分には同一の番号が符してある。

【0015】図5は、本発明になる遠心機用モータの制御装置に好適なロータ27の回転数、すなわちモータ28の回転数の時間経過を表わしたグラフであり、モードIは、ロータ27を制止状態からスローアクセルにて徐々に加速する過程であり、このスローアクセルに対応するため、PWM制御のみでは滑らかな起動が行なえないため、PAM制御を併用する。すなわち、モータ28

は、交流位相制御素子25により平滑用コンデンサ24の充電電圧を調節するPAM制御及び双方向電力変換器26のPWM制御により、遠心機制御用CPU55はモータ28を図5の曲線に沿うよう制御する。PAM制御は図6に動作状況図を模擬的に示すように遠心機制御用CPU55が、I/OLSI47を介して0クロス回路49の0クロス信号を60の立上がり点60aを基準信号とし、タイマLSI32に時間t1の遅延トリガ動作を行なわせ、更に必要に応じて時間t1を変化させ所望の導通角にて交流位相制御素子25にトリガ信号61を与えその結果、交流電流21の電圧波形62に対して位相制御された電流63が流れ平滑用コンデンサ24の充電電圧が調節される。なお、トリガ信号61は、0クロス信号60の立下がり点60bでOFFする。PWM制御は、図7の三相PWMインバータの波形の例に示すように、三角搬送波64と正弦波信号波65から60のスイッチング素子26u、v、w、x、y、zのON・OFFパターンをあらかじめ求め、ROM29に記憶してあり、Eun66、Evn67、Ewn68は夫々スイッチング素子26u、v、wのON信号、逆に上下に対応するスイッチング素子x、y、zのOFF信号となり、eUV69、eVW70、eWU71は夫々モータ28に接続される線UV、VW、WV相間に出される電圧波形を表す。図7では、三角搬送波64と正弦波信号波65の組み合わせに於て21キャリアデューティ50%の場合を例示する。図3を用いてPWM制御に関する制御装置100の動作を説明すると、ROM29に記憶されているデータは、ラッチ・ゲートドライバ33、34となる。例えば、74HC374等のDタイプフリップフロップでPLLパルスジェネレータ31の出力信号の反転信号72でCK端子で同期ラッチされフォトカプラ35をドライブし、双方向電力変換器26の各スイッチング素子u、v、w、x、y、zをON・OFFする。ROM29のデータ出力端子O1～O6が図示の如くラッチ・ゲートドライバ33、34の1D～6Dに対応し更に1Q～6Qに対しそれらはu～zに対応しており、例えばROM29のO1の端子が論理の「0」レベルになると、ラッチ・ゲートドライバ33、34の1Q端子も論理「0」になり、抵抗器80を介してLED35がONし、スイッチングトランジスタuがONする。ラッチ・ゲートドライバ33、34のOC端子は、その0出力をハイインピーダンスに切り換えるものでありI/OLSI47の出力制御線85が「Hi」の場合、ハイインピーダンスとなり、フォトカプラはすべてOFFする。一例としてスイッチング素子26uと該トランジスタのフォトカプラ35uの間のドライブ回路は図8に示すように、スイッチング素子26uのエミッタEを基準電位GNDUとする適当な電源VCCUが設けられ、フォトカプラ35Uの発光ダイオード35uに電流が流れると対抗するフォトトランジスタがONし、ノ

ットゲート75は抵抗器74のバイアスがなくなりその出力が「Hi」レベルになり抵抗器76を介してトランジスタ77にベース電流が流れ、制動抵抗78を介してスイッチング素子26uのゲートGに電圧バイアスが加えられ該素子がONし、一方、発光ダイオード35uの電流が消失すると、同様にしてノットゲート75の出力は「Lo」レベルに反転しトランジスタ79を介してゲートGの電荷が放電されOFFする。ドライブ回路の部分を132で示す。ROM29のデータの読み出しは、例えば74HC193を3コカスケード接続したカウンタ30がPLLパルスジェネレータ31のパルス出力信号73の立ち上がりでカウントアップし、Q0~Q10のカウンタ端子の信号出力をROM29のA0~A10のアドレスラインに出力することによりなされ、この場合、図7で360度分のON・OFFパターンを2048分割し駆動するため11本のアドレスラインを使用しており、上記のようにラッチ・ゲートドライバ33、34でPLLパルスジェネレータ31のパルス信号73の立ち下がり信号72でラッチ動作を加えるのは、ROM29のO1~O6のPLLパルスジェネレータ31のパルス信号73の立ち上がりで読み出されるデータ読み出し出力の微妙なタイミングのずれにより、ON・OFFパターンがくずれ双方向電力変換素子25の同一アームのスイッチング素子、例えばuとxが同時にONするようないわゆるアーム短絡現象が起きるのを避けるためである。カウンタ30のCLR端子はROM29のデータをアドレス0から読みだすためのカウントクリア端子であり、I/OLSI47の制御線86が「Hi」の場合クリアされる。PLLパルスジェネレータのパルス出力信号73は、74HC4046等のPLL素子69によりVCOOUT端子から出力され、uPD8253等のタイマLSI32が発振器51の発振出力を分周機能32aにより分周し基準信号70としてPLL素子69のSiN端子に出力し、一方PLLパルスジェネレータ31のパルス出力信号73をタイマLSI32が分周機能32bにより分周し比較信号71としてPLL素子69のCiN端子に出力し、フェイズコンパレータによりエラー信号をPC端子から出力し、抵抗器コンデンサの組み合わせから成るローパスフィルタ81を介してVCOiN端子に電圧バイアスが与えられVCO82（ポルティジコントールドオシレータ）により発振出力として得られるようになっており、基準信号70の周波数に分周機能32bの分周比の逆数を掛けた周波数の発振出力となる。VCO82の発振出力は、超遠心機の場合0~200Kmin⁻¹の範囲でモータを回転させる必要があり、望ましくは、10KHZから6.9MHZの広い範囲をカバーする必要がある。PLL素子69の外付けコンデンサ容量も数種類切換えて用い、この目的のために例えば74HC4051等のアナログマルチプレクサ83によりX1~X5端子に夫々一端を接続されたコ

ンデンサC1、C2、C3、C4、C5のうちの一つをX端子から選択しPLL素子69に接続する。なお、コンデンサC0は、上記コンデンサの接続切換途上でPLL素子69の発振出力が大きく変動しないよう常時接続されるものである。

【0016】モードIの場合には、モータ28の回転数は低いからパルスジェネレータ31のパルス出力信号の周波数も低く、I/OLSI47からコンデンサ接続切換線信号84を介してアナログマルチプレクサ83のCSEL端子に選択信号が与えられ、最も容量の大きいコンデンサC1が選択される。

【0017】以上の説明のように、モードIに於ては、交流位相制御素子25によるPAM制御とROM29に記憶されたパルスパターンによるPWM制御によりモータ28への供給電力が調節されると共にPLLパルスジェネレータ31により適切な滑り周波数f1がモータ28へ与えられ滑らかにロータ27がスローアクセルにて徐々に加速される。なお、このモードIでは、位相制御された電流63が流れるが、電流値が小さいため、高調波電流の含有量は小さく他の機器への影響は問題無い。モードIのロータ27の回転数の時間経過にモータ28の実際の回転数を合わせるには、あらかじめ定められた回転数の時間経過と現在のモータ28の回転数の差をPID演算等で行ない、その結果から上記のタイマLSI32の時間t1の遅延トリガ動作とPLLパルスジェネレータ31による滑り周波数f1を決める周知の方法による。

【0018】次に図5のモードIIは、ロータ27を目標整定回転数N0まで急速に加速する過程であり、図4に示す電源用双方向電力変換器22のスイッチング素子u、v、x、yはモードIに於ては全てOFF状態であったのに対し、交流電源21に系統連係し該電源の電圧波形に相似な電流が流れるよう昇圧コンバータとして動作し平滑用コンデンサ24を一定の電圧に充電する順方向運転を行なうため、以下に説明の如くON・OFF動作となる。図4を用いて上記の制御に関する制御装置100の動作を説明すると、力率改善制御用IC36のO端子から昇圧コンバータとして動作するためのPWM制御信号88がパターン切換器37に出力され、該信号88と、電源正・負サイクル検出器48の正サイクル時論理「1」となるP端子と負サイクル時論理「1」となるN端子の信号出力をアンドゲート89、90、91、92で論理積を取った信号が例えば74HC158等のデータセレクト93に出力されI/OLSI47のセレクト信号線94はこの場合「0」レベルに保たれるので入力端Aの信号が1Y0端子から論理反転して出力され、ゲートドライバ38はドライブ電流制限用抵抗器95を介してフォトカプラ39をドライブする。パターン切換器37から電源用双方向電力変換器22のスイッチング素子U、V、X、Yに出力されるパルスパターンを図9

に示し、フォトカプラ39と該スイッチング素子のドライブ回路は図8と同様なものとなる。なお、正サイクルは図1に於て、交流電源のa端が高電位、b端が低電位となる場合を言う。

【0019】次にPWM制御信号88の生成について説明すると、力率改善制御用IC36のコントロールIC96は例えば富士電機製のFA5331等を用いる例を示すと、図10の機能ブロック図に示すように、同図に於て同じ機能の部分には同一の番号が付してあり、Vセンサ40の出力を全波整流回路97を通してV端子に基準となる交流電源21の電圧波形が与えられ、一方Iセンサ41からは全波整流回路98を通し更に抵抗器99、101の分圧出力となる分圧器102で分圧された電流フィードバック信号が例えば74HC4053等のアナログスイッチ43のXA端子に入力されX出力端子から出力され、CVセンサ42から平滑用コンデンサ24の充電電圧信号がフィードバック信号としてアナログスイッチ43のYA端子に入力されY出力端子から出力される。CVセンサ42は抵抗器103、123による平滑用コンデンサ24の分圧出力をV/Fコンバータ104により電圧に比例した周波数のパルス出力に変換し、この信号をフォトカプラ105で信号のグランドレベルを絶縁し、V/Fコンバータ105により周波数に比例した電圧信号に戻し、絶縁を保ちながら平滑用コンデンサ24の電圧をアナログスイッチ43のYA端子に出力するものである。アナログスイッチ43は上記の如く、セレクト信号線94の論理レベルが「0」であるため信号XA入力がXに信号YA入力がYに伝達される。平滑用コンデンサ24の充電電圧が抵抗器106、107、フィルタコンデンサ108とOPAMP109により基準電圧110と比較増幅され、平滑用コンデンサ24の充電電圧が例えば交流電源21の電圧が100Vの場合170~180Vに一定に保たれその時の電源電流は電源電圧に相似になる。すなわち、OPAMP109による誤差信号出力VFBが電源電圧Vと乗算器MUL111により掛算され、この掛算出力i_{iN}に電源電流iが等しくなるよう抵抗器112、113コンデンサ114、115とOPAMP116による増幅作用によりその出力i_{FB}が抵抗器117、118から成る発振器119の鋸歯状波信号とPWM比較器120により比較されO端子よりPWM制御信号として出力される。従って例えば交流電源21が正サイクルの場合、電源用双方向電力変換器22のスイッチング素子XがO端子より出力されるPWM制御信号88に対応してON・OFFすることにより、リアクトル23と平滑用コンデンサ24を含む回路に於て昇圧コンバータが形成され、平滑用コンデンサ24の充電電圧は、電源電圧、モータ26の駆動力となる負荷の大小にかかわらず一定に保たれ、しかも電源電流は交流電源21の電源電圧と相似になり、高調波電流の含有量はほとんど無い。分圧器102により

Iセンサの信号出力を分圧するのは、モータ28の損失により力行電流よりも回生電流の方が小さいため、特に回生時にコントロールIC96のi入力大きく取り微少な回生電流に対して電源電流波形の歪みを少なくするためである。

【0020】なお、121はノットゲートであり、I/OLSI47の制御信号線122の論理出力が「0」によりデータセレクトの出力及びコントロールIC96の動作がイネーブルとなる。

10 【0021】この図5のモードIIに於ては、上記の説明の通り平滑用コンデンサ24の充電電圧は一定に保たれるので、モータ28に対するV/f制御は図7の三相PWMインバータの波形の例に示すように、正弦波信号波65の振幅すなわちモータに印加される電圧のデューティを段階的に変えROM29にブロックごとに記憶してあるパターンを読み出しブロックを変えることによりV/fのVの制御を行ない、fの制御はタイマLSI32の分周機能32bの分周比を逐次増加させると共にPLL素子69に接続されるコンデンサC1~C5を選択切換えモータ28にその回転数に対応した適切なすべり周波数が与えられ、目標整定回転数N0まで加速する。

30 【0022】図11は、ROM29に記憶してあるブロックの内容を示したものであり、小ブロックNOPWM0が最少のデューティとなりNOPWM31最大のデューティとなる32段階のVの制御を行なう例であり、一方中ブロックNOPWMとN1PWMの違いは図7の三角搬送波64のキャリア数の違いであり、モータ28の回転数が上昇するに従い双方向電力変換器26のスイッチング素子のスイッチング回数が不適当に大きくなり過ぎスイッチング損失に伴う素子の温度上昇を適切に管理する必要があり、モータ28の回転数が上昇するに従い、三角搬送波64のキャリア数を減少させN0に対してN3のキャリア数は小さく設定されている。なお、N0に対してN3は高速回転域で使用するため、デューティPWM0~PWM31の範囲も高い部分の分割内容となる。小ブロックの読み出しブロック変更は、図3のI/OLSI47からROM29のアドレスラインのA11~A15ラインVSELに接続されている制御線124により選択され、同様にして中ブロックの読み出しブロックの変更はアドレスラインのA16~A18ラインFSELに接続されている制御線125により選択されるようになっている。

40 【0023】図12は、fの制御に関しPLLパルスジェネレータ31内のPLL素子69に接続される各コンデンサC1~C5をパラメータとしてリニアスケールの電圧バイアスVCOiNに対してVCOOUT73から出力される周波数を対数スケールで示したものであり、例えばモータ28の制御回転数がNaとNbの間にあればコンデンサC2を選択しf制御に必要な周波数を出力する様子を表したものであり、例えば制御整定回転数が

11

ちょうどNbの場合には加速整定の際若干の回転数のオーバーシュートを伴い目標回転数Nbに落ちつくことを考慮し、コンデンサC2の実際にカバー可能な回転数範囲Na'~Nb'よりもNa~Nbが内側になるように使用範囲を限るとともに、選択するコンデンサの接続切替時安定した周波数の発振出力がすみやかに得られるようVCOiNの変化をなるべく抑制するため互いのコンデンサのカバー可能な回転数範囲はオーバーラップさせてある。コンデンサの選択は、I/O LSI 47のコンデンサ接続切替信号84により行なうことは前述の通りである。次に図5のモードIIIは、ロータ27を目標整定回転数N0に一定に維持する過程であり、モードIIIと同様電源用双方向電力変換器22は交流電源21に系統連係し該電源の電圧波形に相似な電流が流れるよう昇圧コンバータとして動作し平滑用コンデンサ24を一定の電圧に充電する順方向運転を行ない、例えばN0が本遠心機の最高運転回転数であればROM29のブロックは最少キャリア数最大デューティのN3PWM31が選択されると共に、PLL素子69に接続されるコンデンサはC5が選択され高周波のfを与えられ、目標整定回転数N0に一定にモータ28の回転数が保持されるよう目標回転数N0とモータ28の現在の回転数の差を遠心機制御用CPU55がPID演算し、その結果からモータ28のすべり周波数f1を決定しこれに対応したタイマLSI32の分周機能32bに分周比を指令して制御する。

【0024】次に図5のモードIVは、ロータ27を急速に回生制動により急速に減速する過程であり、図4に示す電源用双方向電力変換器22は交流電源21に系統連係し該電源の電圧波形に相似な電流が電源に戻るよう降圧コンバータとして動作し、モータ28の発電による平滑用コンデンサ24の充電電圧の上昇を抑え一定の電圧に保つ逆方向運転を行なう。図4を用いて上記の制御に関する制御装置100の動作を説明すると、I/O LSI 47のセレクト信号線94はこの場合「1」レベルに保たれるので、データセクタ93の入力端Bの信号がY端子から論理反転して出力され、パターン切換器37から電源用双方向電力変換器22のスイッチング素子U、V、X、Yに図13に示すパターンの信号が出力される。

【0025】PWM制御信号88の生成について説明すると、アナログスイッチ43のS入力端も「1」レベルであるからIセンサ41からは全波整流回路98を通過して直接XB端子に入力された信号がX出力端子から出力され、CVセンサ42からは平滑用コンデンサ24の充電電圧信号を差動増幅器45により基準電圧126から引算した信号がアナログスイッチ43のYB端子に入力されY端子から平滑用コンデンサ24の充電電圧のフィードバック信号として力率改善制御用IC36に入力され、127は差動増幅器45の中のOPAMP、12

12

8、129、130、131は差動増幅用抵抗器であり、平滑用コンデンサ24の充電電圧が上昇すると差動増幅器45の出力電圧は低下し、図10に於て、CVセンサ42の出力をここでは上記の出力と入れ換えると、OPAMP109により基準電圧110と比較増幅され、平滑用コンデンサ24の充電電圧が例えば交流電源21の電圧が100Vの場合160~170Vに一定に保たれその時の電源に戻る電流は前述と同様のコントロールIC96の制御作用によりPWM制御信号88が出力され、従って例えば交流電源21が正サイクルの場合、電源用双方向電力変換器22のスイッチング素子YがコントロールIC96のO端子から出力されるPWM制御信号88に対応してON・OFFし、この極性のサイクルではスイッチング素子UがON状態を保つから、リアクトル23Y平滑用コンデンサ24を含む回路に於て降圧コンバータが形成され、平滑用コンデンサの充電電圧は電源電圧、モータ26のロータ27を減速するための発電量にかかわらず一定に保たれ、しかも交流電源21に回生される電流は電源電圧と相似になり、高調波電流の含有量はほとんど無い。この図5のモードIIIに於ては上記の説明の通り、平滑用コンデンサ24の充電電圧まで双方向電力変換器26によりモータ26の発電電圧を上昇させるためモードIIの場合と同様のv/f制御であって負のすべり周波数f1を与え減速する。

【0026】次にモードVは、モードIVのロータ27の急減速過程のあとロータ27を回転状態から静止状態へスローデクセルにて徐々に減速する過程であり、モータ26の回転数が低いため、モータ26に発電制動ではなく直流制動により減速力を与え滑らかに停止させる制御を行なう。従って電源用双方向電力変換器22は上述の如くの昇圧コンバータとして動作し、順方向運転を行なっても良いし、或いは直流制動に要する電力が小さい場合にはスイッチング素子U、V、X、Yを全てOFFし単なる全波整流機として動作させることも可能であり、更に交流位相制御素子25により平滑用コンデンサ24の充電電圧を調節し、PWM制御直流制動と組み合わせ広範囲な制動制御を選択する。直流制動のために双方向電力変換器26のスイッチング素子に出力されるオンオフ・パターンの一例を図14に示す。制動力を調節するため三角搬送波145と比較信号146との対応を変え適切なPWMデューティのものが任意に選択可能になっており、図11に於て、ROM29に記憶されているB PWM0~B PWM31の中ブロックが直流制動の部分に当たり、32段階のデューティが選択できる。図14では、キャリア数16、デューティ40%の場合の例を示す。

【0027】なお、モードVに於ては、遠心分離する試料の種類、分離条件によっては、図15に示すように自然減速による減速よりも更に緩和なデクセルパターンAのような減速曲線により減速する場合があります、この時は

前述のモードIと同様の交流位相制御素子25により平滑用コンデンサ24の充電電圧を調節し、双方向電力変換器26によりモータ26を駆動し、滑らかに徐々に減速する運転方法を用いる。

【0028】本発明の実施例の説明では、電源用双方向電力変換器22は单相の場合を例に取って説明したが、三相交流の場合も同様の構成によりその機能が実現可能なことは当業者に於ては容易に理解できよう。また、本発明の実施例の説明では、交流位相制御素子25の場所は、図1の132で示す位置にあっても同一の機能が実現可能であり、また種類もトランジスタ或いはGTO等の自己消弧能力を有する素子でも使用可能である。一方、電源用双方向電力変換器22及び双方向電力変換器26の還流整流回路は既変換器を構成するスイッチング素子に構造上寄生して、或いは意図的に内蔵して設けられているものでも使用可能であるし、上記と同様GTO等の自己消弧能力を有する素子でも本発明の思想の内で使用可能であることは明らかである。

【0029】本発明に於て、電源用双方向電力変換器22及び双方向電力変換器26の上アームのスイッチング素子U、V、u、v、wのスイッチング制御のための電源の供給を、下アームのスイッチング素子X、Y、x、y、zのスイッチング制御のための電源と基準電位を共有して用いる実施例を図16に示す。図16は、双方向電力変換器26の場合について示したものであり、図1及び図8と同一の機能の部分には同一の番号が符してあり、スイッチング素子26uのドライブ回路132を例に取り説明すると、133は平滑用コンデンサ24の陰極ライン24bを基準電位とするドライブ回路132及び134、135、136、137、138の共通電源であり、逆阻止用ダイオード139及びドライブ回路132の駆動電機エネルギーを蓄積する例えばアルミ電解のコンデンサ140が直列に接続され該コンデンサ140の他端はスイッチング素子26uのエミッタEに接続されており、ドライブ回路132の電源VCCu、GNDUはコンデンサ140の両端に並列に接続されている。従って、スイッチング素子26xのONに伴い、共通電源133からダイオード139、コンデンサ140、スイッチング素子26xのルートでコンデンサ140が充電され、スイッチング素子26xのOFFに従いコンデンサ140の陰極側はフローティング状態となり、スイッチング素子26xとコンプリメンタリペアで動作するスイッチング素子26uのドライブ回路132の駆動電気エネルギーがコンデンサ140に蓄積される。スイッチング素子26yと25v、26z、26wについても同様であり、夫々逆阻止ダイオード141、142コンデンサ143、144が図示のように接続され構成されている。なお上記の説明の通り、上アームのドライブ回路132、134、135は夫々コンデンサ140、143、144の充電電荷で駆動されるものであるから、下

アームのスイッチング素子26x、26y、26zが休止することなく頻繁にスイッチング動作を繰り返す必要があり、図14に示した直流制動のオンオフ・パターンは上記の制約条件を満たす工夫が加えられている。電源用双方向電力変換器22に関しても同様であり、本実施例によれば、上アームのドライブ回路の電源を互いに独立させた基準電位とする電源を夫々に設ける必要がなくなり、制御部を簡素化できるためひいては機器の小形化に効果がある。

10 【0030】

【発明の効果】本発明によれば、モータが力行運転する場合は、電源用双方向電力変換回路は制御装置の動作により交流電源に系統連係し交流電源の電圧波形に相似な電流が流れるよう昇圧コンバータとして動作し順方向運転を行ない、モータが回生運転する場合には、上記電力変換回路は同様にして交流電源に系統連係し交流電源の電圧波形に相似な電流が戻るよう降圧コンバータとして動作し逆方向運転を行なうようにしたので、高調波電流を含んだ電源電流は低減され電源の電圧波形に歪みを生ずることがなく、同一コンセントに接続される他の機器への悪影響を回避できる効果がある。更に、高い力率の電源電流が流れるため、電源の給電容量に制限がある場合でも慣性モーメントの大きいロータの加速中に遠心機内の補機の動作を一時中断する必要は無く、遠心機の機能が常に確保できると共に、小さな給電容量の電源に於ても急速なロータの加速が可能となり、遠心機の基本性能が向上する効果がある。

【0031】本発明によれば、上記に於て平滑用コンデンサの充電電圧を調節する交流位相制御素子を設けたので、ロータのスローアクセル、スローデクセル領域に於て滑らかな加速・減速特性を付与することができ、遠心分離する試料の攪乱等を防止できる効果がある。

【図面の簡単な説明】

【図1】 本発明の具体的実施例を示すブロック図である。

【図2】 図1の部分的な他の実施例を示す電気回路図である。

【図3】 図1の詳細な実施例を示すブロック図である。

【図4】 図1の詳細な実施例を示すブロック図である。

【図5】 モータの回転数の時間経過を示す説明図である。

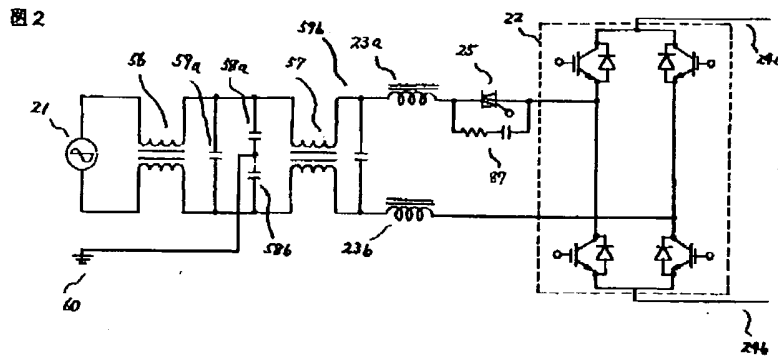
【図6】 PAM制御の動作状況図を示す説明図である。

【図7】 三相PWMインバータの波形の例を示す説明図である。

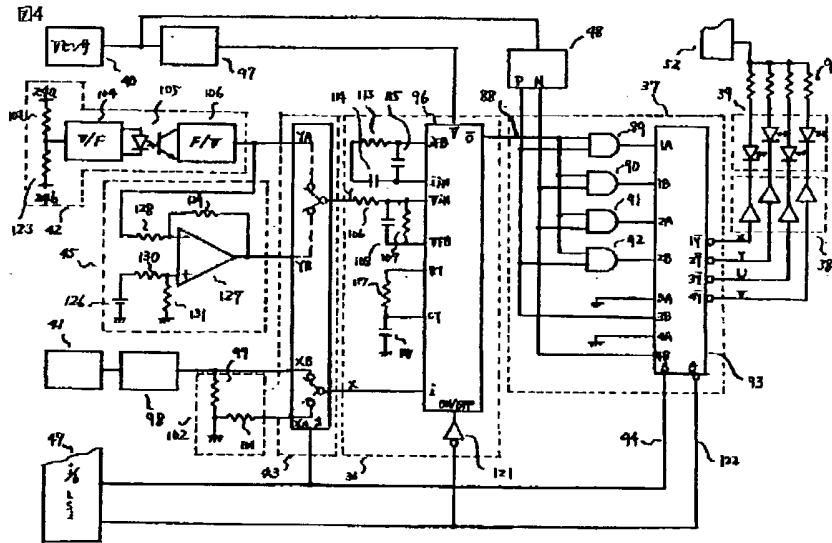
【図8】 スwitchング素子のドライブ回路図である。

【図9】 電源用双方向電力変換器の力行動作時のスイッチング素子のON・OFFパターン説明図である。

【図2】

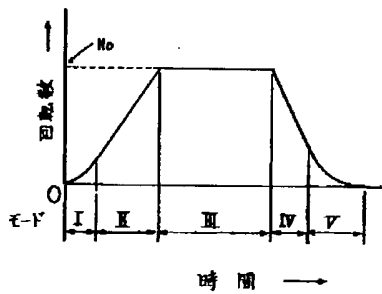


【図4】



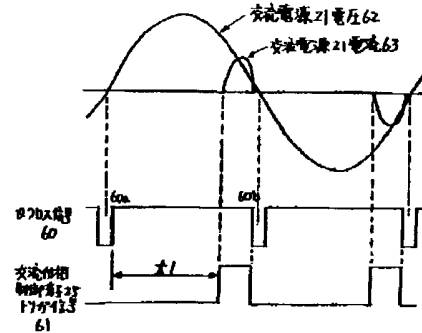
【図5】

図5

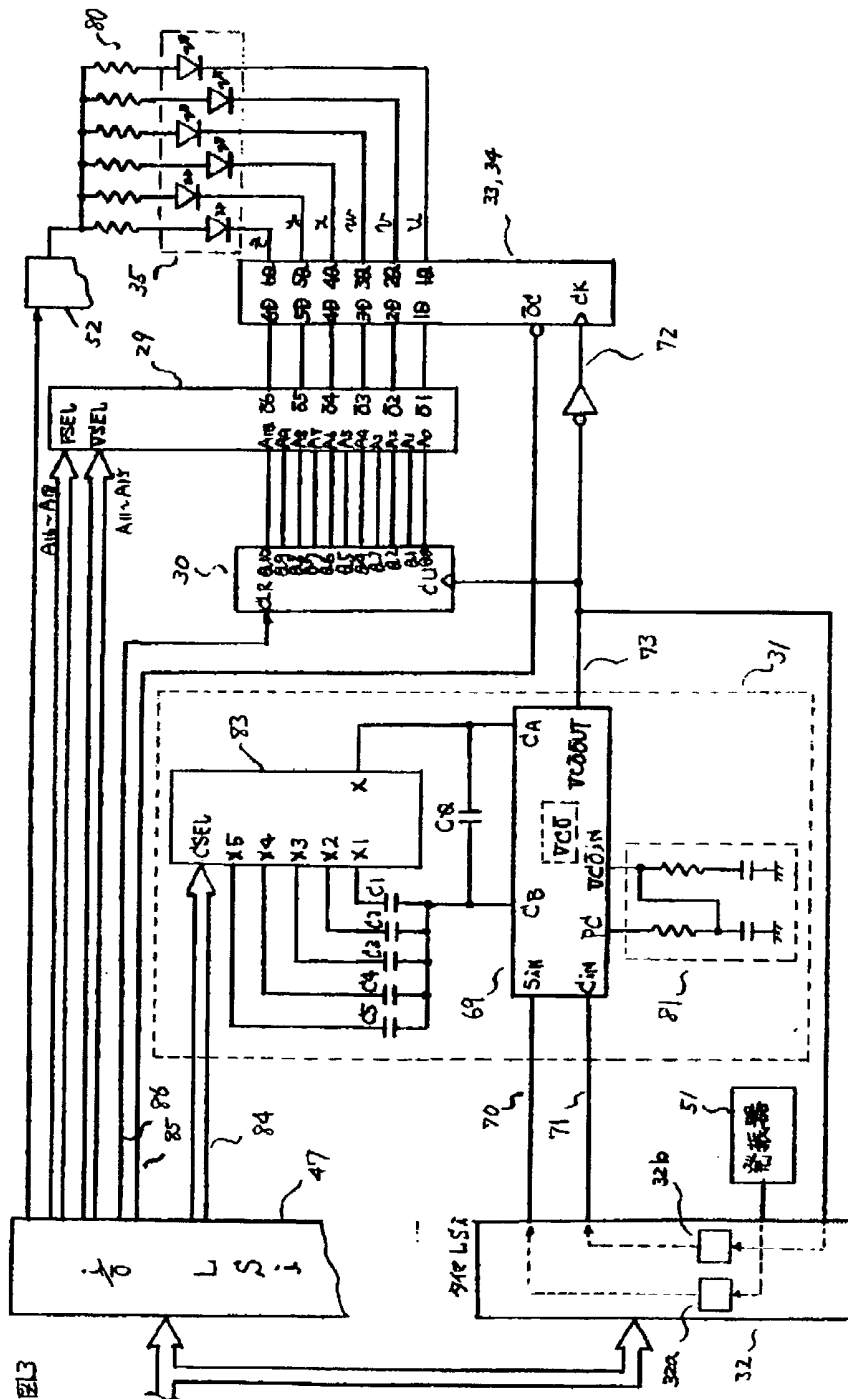


【図6】

図6.

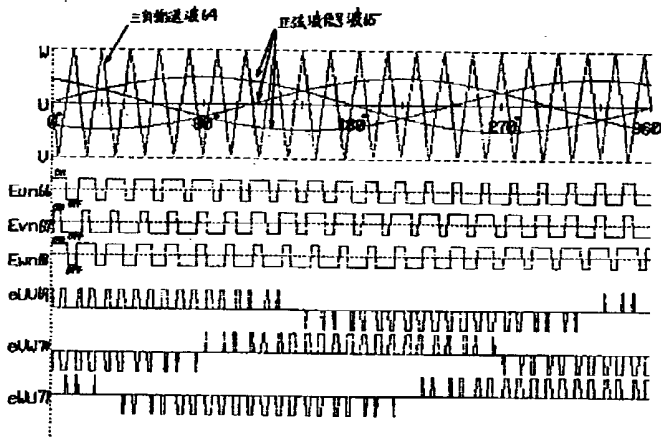


【図3】



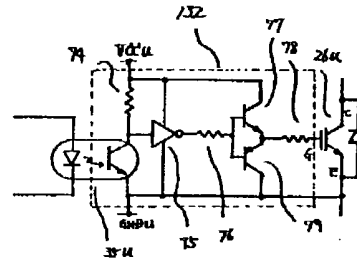
【図7】

図7



【図8】

図8



【図9】

【図11】

図9

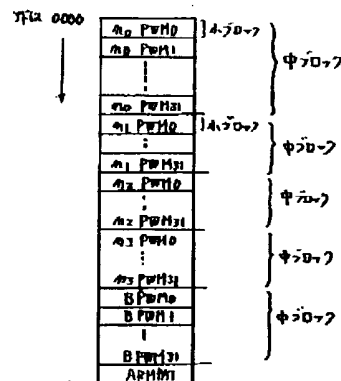
動作モード	U	V	X	Y
正	OFF	OFF	PM113 88	OFF
負	OFF	OFF	OFF	PM113 88

【図13】

図13

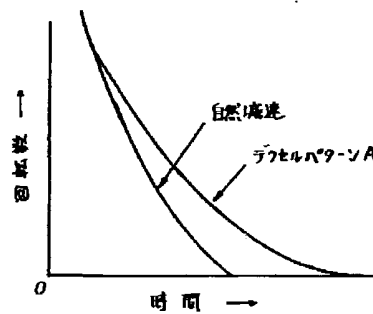
動作モード	U	V	X	Y
正	ON	OFF	OFF	PM113 88
負	OFF	ON	PM113 88	OFF

図11

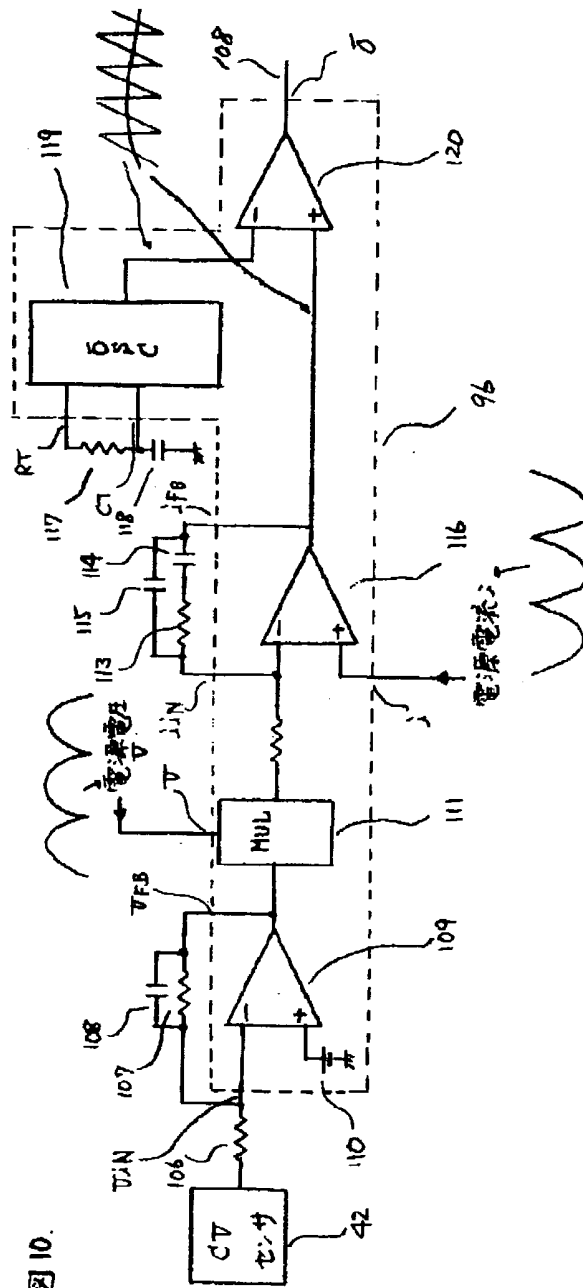


【図15】

図15

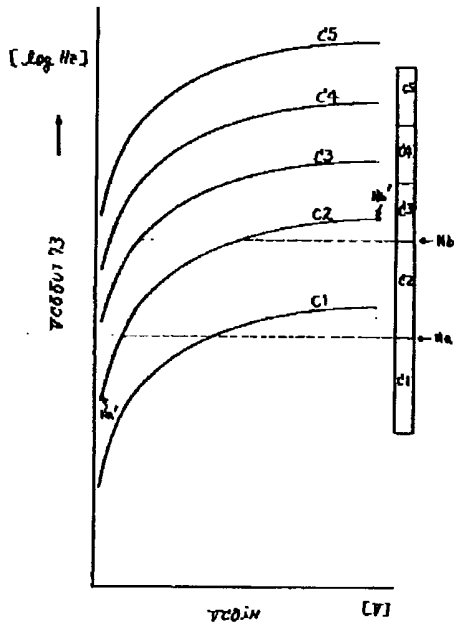


10.



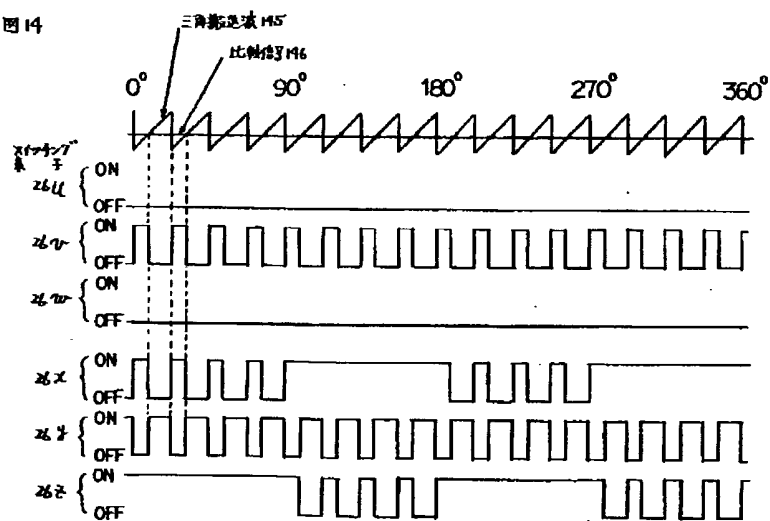
【図12】

図12

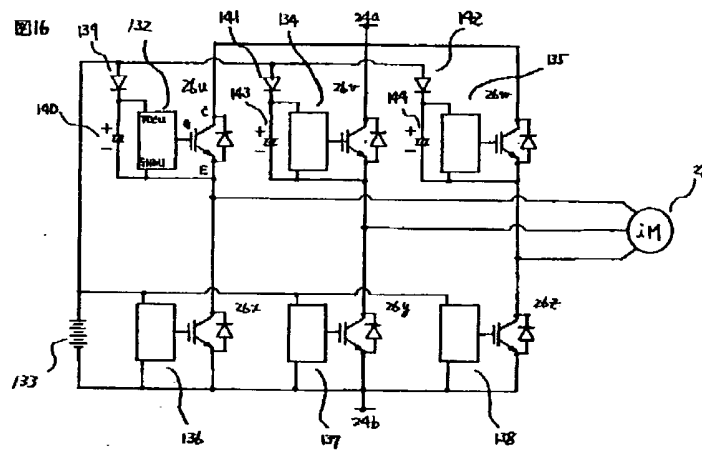


【図14】

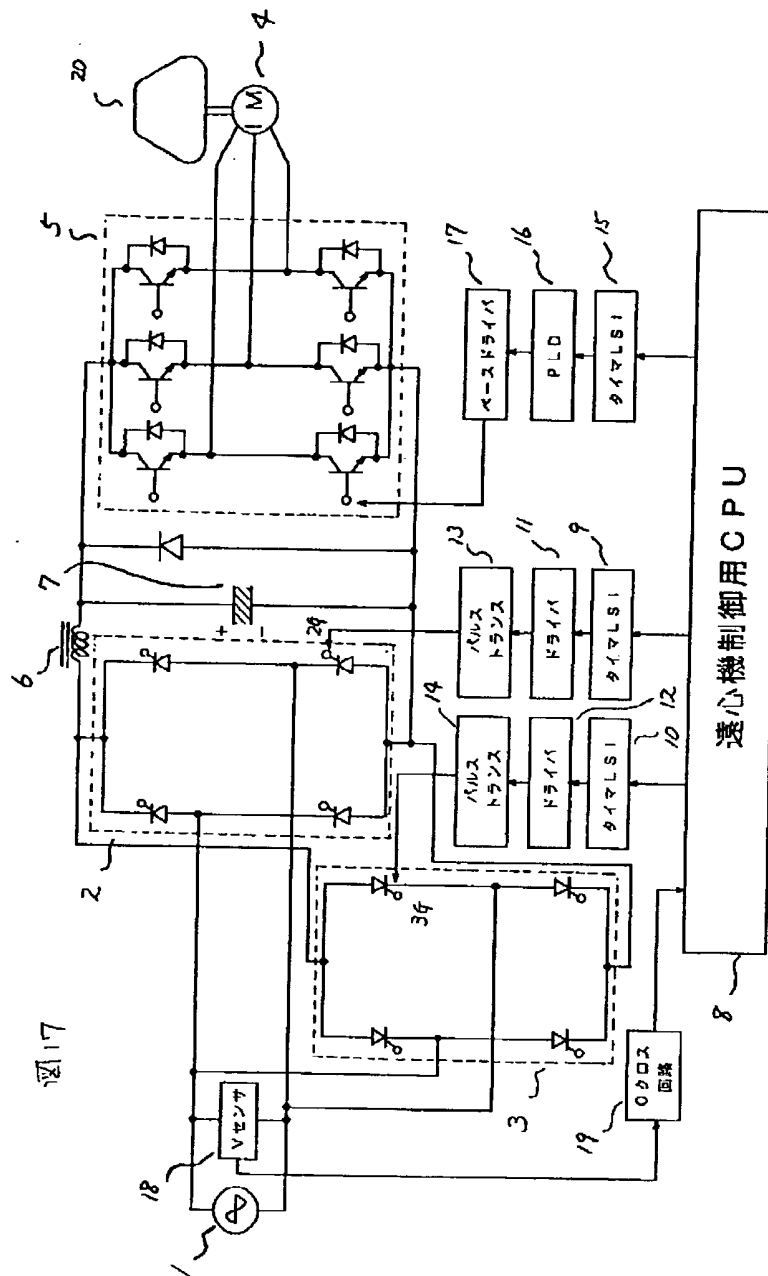
図14



【図16】



【図17】



フロントページの続き

(72)発明者 渡部 伸二
茨城県勝田市武田1060番地 日立工機株式
会社内

(72)発明者 松藤 徳康
茨城県勝田市武田1060番地 日立工機株式
会社内

(72)発明者 飛田 芳則

茨城県勝田市武田1060番地 日立工機株式
会社内

DERWENT-ACC-NO: 1995-369946

DERWENT-WEEK: 200382

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Motor controller for centrifugal
machine - uses control
part to control ON=OFF pattern of
switching element, such
that it operates as drop converter

PATENT-ASSIGNEE: HITACHI KOKI KK[HITO]

PRIORITY-DATA: 1994JP-0038474 (March 9, 1994)

PATENT-FAMILY:

PUB-NO	PAGES	PUB-DATE	MAIN-IPC
JP 07246351 A		September 26, 1995	N/A
017	B04B	009/10	

APPLICATION-DATA:

PUB-NO	APPL-DATE	APPL-DESCRIPTOR	APPL-NO
JP 07246351A		N/A	
1994JP-0038474		March 9, 1994	

INT-CL (IPC): B04B009/10, H02P007/63

RELATED-ACC-NO: 2003-565066, 2003-882541 , 2003-882805

ABSTRACTED-PUB-NO: JP 07246351A

BASIC-ABSTRACT:

The motor controller has an AC power supply (21) connected to the AC side through a reactor (23). A circulatory rectifier circuit is connected on the DC side and to a smoothing capacitor. A first two way power converter (22) is connected to the rectifier circuit and to a switching element, in reverse parallel mode. The AC side is provided with an induction

motor (28). A second two way power converter (26) is connected to the motor and is coupled with the AC power supply.

A booster converter is connected to the switching element which inturn is connected to the first two way converter. The AC power supply turns ON/OFF suitably to reduce the amount of harmonic content in the current. The switching element turns OFF during regeneration of power. A control part (100) controls the ON/OFF pattern of the switching element, such that it operates as a drop converter to further reduce the harmonic content of the current.

ADVANTAGE - Provides high power factor. Improves performance efficiency.
Provides controller with smooth characteristics.

CHOSEN-DRAWING: Dwg.1/17

TITLE-TERMS: MOTOR CONTROL CENTRIFUGE MACHINE CONTROL PART
CONTROL ON=OFF
PATTERN SWITCH ELEMENT OPERATE DROP CONVERTER

DERWENT-CLASS: P41 X13 X25

EPI-CODES: X13-F03B1; X13-G01B1; X25-J;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N1995-273291